

Examen de la matière : Micro92

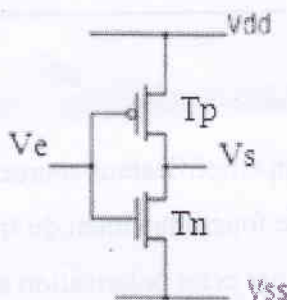
Durée : 1h30

**Ex1 :**

On donne un inverseur CMOS constitué par deux transistors  $T_n$  et  $T_p$  alimenté par  $V_{dd} = 5V$  et  $V_{ss} = 0$ . Les deux transistors sont caractérisés comme suit :

Pour  $T_n$  :  $L_n = 2\mu m$ ,  $W_n = 6\mu m$ ,  $V_{Tn} = 0.25V$ ,  $C_{ox} = 1.10^{-4} F/m^2$ ,  $\mu_n = 900 cm^2/V.s$ ,

Pour  $T_p$  :  $L_p = 2\mu m$ ,  $W_p = 6\mu m$ ,  $V_{Tp} = -0.25V$ ,  $C_{ox} = 1.10^{-4} F/m^2$ ,  $\mu_p = 300 cm^2/V.s$ ,



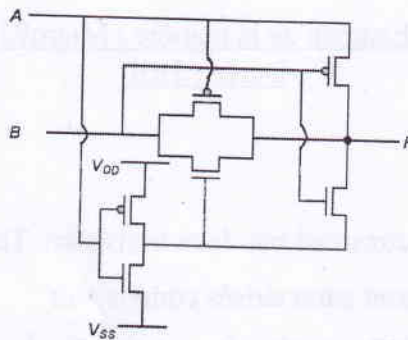
- 1- Montrer sur le schéma le drain et la source de chaque transistor.
- 2- Comment sont connectés les substrats des deux transistors. Expliquer.
- 3- Déterminer les régimes de fonctionnement des deux transistors et calculer  $V_s$  dans les deux cas suivants :  $V_e = 0.2V$  et  $V_e = 4.85V$ .
- 4- Calculer le seuil logique de cet inverseur. Donner la valeur optimale pour un inverseur idéal.
- 5- Comment évoluent le seuil logique, la marge de bruit et les temps de transition (temps de montée et descente) lorsque le rapport  $\frac{\beta_n}{\beta_p}$  change.
- 6- On donne un oscillateur en anneau constitué de 7 inverseurs identiques, la simulation donne un signal périodique de fréquence  $f = 70MHz$ . Calculer le temps de propagation de l'inverseur.
- 7- Calculer la puissance statique et dynamique d'un inverseur chargé par une capacité de  $20fF$  et attaqué par un signal de fréquence  $100MHz$ .
- 8- Donner le dessin de masques d'un transistor NMOS dont la grille est reliée à la source avec  $L_n = 2\mu m$  et  $W_n = 6\mu m$  en utilisant les niveaux suivants : DN, PO, M1 et CO.

**Ex2 :**

- 1- Donner le schéma électrique en technologie CMOS de la fonction logique suivante :

$$Y = A + (B + C.D) + E$$

- 2- On donne le circuit ci-dessous.

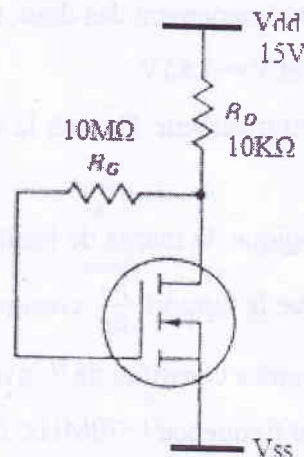


- Déterminer l'état de la sortie F dans les deux cas suivants : A=0, B=1 et A=1, B=1

**Ex3 :**

On donne le circuit de polarisation d'un amplificateur source commune.

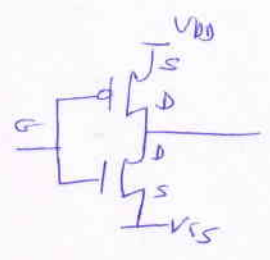
- 1- Comment doit-être le régime de fonctionnement du transistor utilisé.
- 2- Es-ce que ce régime est assuré par cette polarisation expliquer.
- 3- Ecrire les équations permettant de déterminer le point de repos sans faire de calculs.



# corrigé type de l'examen (19,00 92)

## EX 1: (12pts)

1-



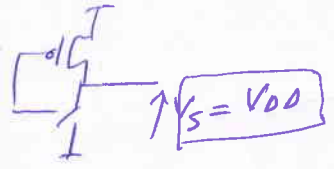
2-

- le substrat du PMOS est connecté au  $V_{DD}$
- le substrat du NMOS est connecté au  $V_{SS}$

3- Régimes de fonctionnement

a)  $V_E = 0,2V \rightarrow V_E < V_{th} = 0,25V$

$T_n$  est bloqué



$$V_{DSp} = V_S - V_{DD} = 0$$

$$V_{GSp} = V_E - V_{DD} = 0,2 - 5 = -4,8V$$

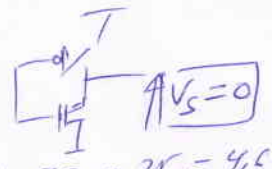
$$V_{DSp} = 0 > V_{GSp} - |V_{tp}| = -4,8 + 0,25 = -4,55V$$

$T_p$  est Linéaire

b)  $V_E = 4,85V$

$$V_{GSp} = V_E - V_{DD} = 4,85 - 5 = -0,15 > -V_{tp} = -0,25V$$

$T_p$  bloqué



$$V_{DSp} = 0, \quad V_{GSn} = 4,85$$

$$V_{DSp} = 0 < V_{GSn} - V_{th} = 4,85 - 0,25 = 4,6V$$

$T_n$  est Linéaire

4-

seuil logique ( $T_n$  et  $T_p$  saturation)  $I_{Dsn} = -I_{Dsp}$

$$\frac{1}{2} \beta_n (V_{GSn} - V_{th})^2 = \frac{1}{2} \beta_p (V_{GSp} - V_{tp})^2$$

$$\Rightarrow \frac{1}{2} \beta (V_E - V_{th})^2 = \frac{1}{2} \beta_p (V_E - V_{DD} - V_{tp})^2$$

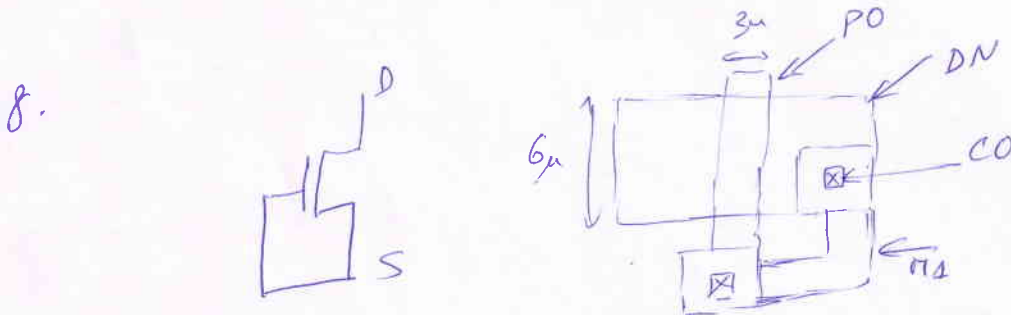
$$\Rightarrow V_E = \frac{\sqrt{\frac{\beta_n}{\beta_p}} V_{th} + V_{DD} + V_{tp}}{1 + \sqrt{\frac{\beta_n}{\beta_p}}} = 1,89V$$

- 5-  $S_i \left( \frac{B_n}{A_p} \right) \rightarrow V_E$  (seuil logique)  $\rightarrow$ ,  $\rightarrow$
- NML  $\rightarrow$
  - NNH  $\rightarrow$
  - Em  $\rightarrow$
  - Ed  $\rightarrow$

Valeur optimale de  $\frac{B_n}{A_p} = 1$  C.a.d  $C_p = 3W_n$

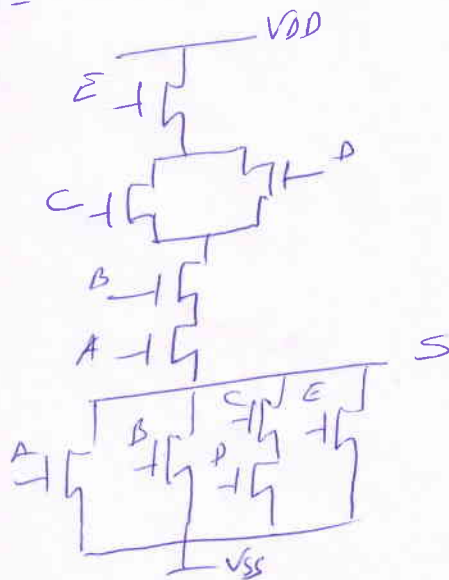
6-  $t_{pd} = \frac{1}{2Nf} = 1,02 \text{ ns}$

7.  $P_s = 0$ ,  $P_d = V_{dd}^2 \cdot f \cdot C_L = 50 \mu W$   
 $P_T = P_s + P_d = 50 \mu W$



EX 2: (4p5)

1)  $Y = A + B + C \cdot D + E$



2)

A	B	S
0	1	1
1	1	0

EX3 = (4pts)

1- Le transistor utile doit fonctionner en régime de saturation

2- Oui le régime est assuré par la polarisation puisque  $V_{GS} = V_{DS}$

$$\Rightarrow V_{DS} > V_{GS} - V_{th}$$

3- les équations permettent de déterminer le point de repos sont:

$$I_{DS} = \beta_n (V_{GS} - V_{th})^2 \quad \text{--- (1)}$$

$$V_{DD} = V_{GS} + R_D I_D \quad \text{--- (2)}$$

---